

Документ подписан простой электронной подписью  
Информация о владельце:  
ФИО: Баламирзоев Назим Лиодинович  
Должность: И.о. ректора  
Дата подписания: 22.08.2023 12:08:58  
Уникальный программный идентификатор:  
2a04bb882d7edb7f479cb266eb4aaaaedebeea849

Приложение А

Министерство науки и высшего образования Российской Федерации  
ФГБОУ ВО «Дагестанский государственный технический университет»

## ФОНД ОЦЕНОЧНЫХ СРЕДСТВ

по дисциплине «Схемотехника ЭВМ и систем»

Уровень образования

Бакалавриат

(бакалавриат/магистратура/специалитет)

Направление подготовки

09.03.01 «Информатика и вычислительная техника»

бакалавриата/магистратуры/специальность

(код, наименование направления подготовки/специальности)

Профиль направления

Компьютерные сети и технологии

подготовки/специализация

(наименование)

Разработчик

Магомедов И.А., к.т.н., доцент

подпись

Фонд оценочных средств обсужден на заседании кафедры УиИТСиВТ  
«\_\_» \_\_\_\_\_ 20\_\_ г., протокол № \_\_\_\_\_

Зав. кафедрой

Асланов Т.Г., к.т.н.

подпись

г. Махачкала 2021

## СОДЕРЖАНИЕ

1. Область применения, цели и задачи фонда оценочных средств
2. Описание показателей и критериев оценивания компетенций, формируемых в процессе освоения дисциплины (модуля)
  - 2.1. Перечень компетенций с указанием этапов их формирования в процессе освоения ОПОП
    - 2.1.2. Этапы формирования компетенций
  - 2.2. Показатели уровней сформированности компетенций на этапах их формирования, описание шкал оценивания
    - 2.2.1. Показатели уровней сформированности компетенций на этапах их формирования
    - 2.2.2. Описание шкал оценивания
3. Типовые контрольные задания, иные материалы и методические рекомендации, необходимые для оценки сформированности компетенций в процессе освоения ОПОП
  - 3.1. Задания и вопросы для входного контроля
  - 3.2. Оценочные средства и критерии сформированности компетенций
  - 3.3. Задания для промежуточной аттестации (зачета и (или) экзамена)

## **1. Область применения, цели и задачи фонда оценочных средств**

Фонд оценочных средств (ФОС) является неотъемлемой частью рабочей программы дисциплины Схемотехника ЭВМ и систем и предназначен для контроля и оценки образовательных достижений обучающихся (в т.ч. по самостоятельной работе студентов, далее – СРС), освоивших программу данной дисциплины.

Целью фонда оценочных средств является установление соответствия уровня подготовки обучающихся требованиям ФГОС ВО по направлению подготовки/специальности 09.03.01 «Информатика и вычислительная техника».

Рабочей программой дисциплины Схемотехника ЭВМ и систем предусмотрено формирование следующих компетенций:

3) ПК-6 – Способен обосновывать и принимаемые проектные решения, осуществлять постановку и выполнять эксперименты по проверке их корректности и эффективности  
Способен проектировать пользовательские интерфейсы по готовому образцу или концепции интерфейса

ПК-16- Способен разрабатывать компоненты программно-аппаратных комплексов и баз данных, используя современные инструментальные средства и технологии программирования

ПК-17- Способен сопрягать аппаратные и программные средства в составе информационных и автоматизированных систем

## **2. Описание показателей и критериев оценивания компетенций, формируемых в процессе освоения дисциплины (модуля)**

Описание показателей и критериев оценивания компетенций, формируемых в процессе освоения дисциплины (модуля), и используемые оценочные средства приведены в таблице 1.

## 2.1. Перечень компетенций с указанием этапов их формирования в процессе освоения ОПОП

Таблица 1

Код и наименование формируемой компетенции	Код и наименование индикатора достижения формируемой компетенции	Критерии оценивания	Наименование контролируемых разделов и тем <sup>1</sup>
ПК-6. Способен обосновывать и принимать проектные решения, осуществлять постановку и выполнять эксперименты по проверке их корректности и эффективности	ПК-6.1.1 Знает методы и формы принятия проектных решений ПК-6.2.1 Умеет обосновывать принимаемые проектные решения, осуществлять постановку и выполнять эксперименты по проверке их корректности и эффективности ПК-6.3.1 Владеет навыками постановки и выполнения экспериментов по проверке их корректности и эффективности	Низкий уровень оценивания: понимает значение логического мышления, анализа, систематизации, обобщения информации, постановки исследовательских задач и выбора путей их решения, значение осуществления профессиональной деятельности на основе развитого правосознания, правового мышления и правовой культуры Повышенный уровень оценивания: знает основные методы решения	<b>Контрольные тесты №1-10 по темам №№1-5</b>

<sup>1</sup> Наименования разделов и тем должен соответствовать рабочей программе дисциплины.

<p>ПК-16 Способен разрабатывать компоненты программно-аппаратных комплексов и баз данных, используя современные инструментальные средства и технологии программирования</p>	<p>ПК-16.1.1 Знает методы разработки компонент программно-аппаратных комплексов и баз данных, используя современные инструментальные средства и технологии программирования  ПК-16.2.1 Умеет разрабатывать компоненты программно-аппаратных комплексов и баз данных, используя современные инструментальные средства и технологии программирования  ПК-16.3.1 Владеет навыками разработки компонент программно-аппаратных комплексов и баз данных, используя современные инструментальные средства и технологии программирования</p>	<p>типовых задач и умеет их применять на практике; понимает связи между различными понятиями  Высокий уровень оценивания: аргументировано выбирает методы решения задач; знает методы решения практических задач повышенной сложности, нетиповые задачи  Неспособность обучаемого самостоятельно продемонстрировать наличие знаний при решении заданий, которые были представлены преподавателем вместе с образцом их решения, отсутствие самостоятельности в применении умения к использованию методов освоения учебной дисциплины и неспособность самостоятельно проявить навык повторения решения поставленной задачи по стандартному образцу свидетельствуют об отсутствии сформированной компетенции. Отсутствие подтверждения наличия сформированности компетенции свидетельствует об отрицательных результатах освоения учебной дисциплины.  Уровень освоения дисциплины, при котором у обучаемого не сформировано более 50% компетенций. Если же учебная дисциплина выступает в качестве итогового этапа формирования компетенций (чаще всего это дисциплины профессионального</p>	<p><b>Контрольные тесты по темам №№6-10</b></p>
<p>ПК-17 Способен сопрягать аппаратные и программные средства в составе информационных и автоматизированных систем</p>	<p>ПК-17.1.1 Знает методы сопряжения аппаратных и программных средств в составе информационных и автоматизированных систем  ПК-17.2.1 Умеет сопрягать аппаратные и программные средства в составе информационных и автоматизированных систем  ПК-17.3.1 Владеет навыками сопряжения аппаратных и программных средств в составе информационных и автоматизированных систем</p>	<p>Уровень освоения дисциплины, при котором у обучаемого не сформировано более 50% компетенций. Если же учебная дисциплина выступает в качестве итогового этапа формирования компетенций (чаще всего это дисциплины профессионального</p>	<p><b>Презентация на заданную тему</b></p> <p><b>Контрольные тесты по темам №№11-17</b></p>

		<p>цикла) оценка «неудовлетворительно» должна быть выставлена при отсутствии сформированности хотя бы одной компетенции.</p> <p>Если обучаемый демонстрирует самостоятельность в применении знаний, умений и навыков к решению учебных заданий в полном соответствии с образцом, данным преподавателем, по заданиям, решение которых было показано преподавателем, следует считать, что компетенция сформирована, но ее уровень недостаточно высок. Поскольку выявлено наличие сформированной компетенции, ее следует оценивать положительно, но на низком уровне.</p> <p>При наличии более 50% сформированных компетенций по дисциплинам, имеющим возможность до-формирования компетенций на последующих этапах обучения. Для дисциплин итогового формирования компетенций естественно выставлять оценку «удовлетворительно», если сформированы все компетенции и более 60% дисциплин профессионального цикла «удовлетворительно».</p> <p>Способность обучающегося</p>	
--	--	---	--

		<p>продемонстрировать самостоятельное применение знаний, умений и навыков при решении заданий, аналогичных тем, которые представлял преподаватель при потенциальном формировании компетенции, подтверждает наличие сформированной компетенции, причем на более высоком уровне. Наличие сформированной компетенции на повышенном уровне самостоятельности со стороны обучаемого при ее практической демонстрации в ходе решения аналогичных заданий следует оценивать как положительное и устойчиво закрепленное в практическом навыке.</p> <p>Для определения уровня освоения промежуточной дисциплины на оценку «хорошо» обучающийся должен продемонстрировать наличие 80% сформированных компетенций, из которых не менее 1/3 оценены отметкой «хорошо». Оценивание итоговой дисциплины на «хорошо» обуславливается наличием у обучаемого всех сформированных компетенций причем общепрофессиональных компетенции по учебной дисциплине должны быть сформированы не менее чем на 60% на повышенном уровне, то есть с оценкой «хорошо».</p> <p>Обучаемый демонстрирует</p>	
--	--	---	--

		<p>способность к полной самостоятельности (допускаются консультации с преподавателем по сопутствующим вопросам) в выборе способа решения неизвестных или нестандартных заданий в рамках учебной дисциплины с использованием знаний, умений и навыков, полученных как в ходе освоения данной учебной дисциплины, так и смежных дисциплин, следует считать компетенцию сформированной на высоком уровне.</p> <p>Присутствие сформированной компетенции на высоком уровне, способность к ее дальнейшему саморазвитию и высокой адаптивности практического применения к изменяющимся условиям профессиональной задачи.</p> <p>Оценка «отлично» по дисциплине с промежуточным освоением компетенций, может быть выставлена при 100% подтверждении наличия компетенций, либо при 90% сформированных компетенций, из которых не менее 2/3 оценены отметкой «хорошо». В случае оценивания уровня освоения дисциплины с итоговым формированием компетенций оценка «отлично» может быть выставлена при подтверждении 100% наличия сформированной компетенции у обучаемого, выполнены требования к</p>	
--	--	---	--



		получению оценки «хорошо» и освоены на «отлично» не менее 50% общепрофессиональных компетенций.	
--	--	---	--

## 2.1.2. Этапы формирования компетенций

Сформированность компетенций по дисциплине Схемотехника ЭВМ и систем определяется на следующих этапах:

1. **Этап текущих аттестаций** (Для проведения текущих аттестаций могут быть использованы оценочные средства, указанные в разделе 2)

2. **Этап промежуточных аттестаций** (Для проведения промежуточной аттестации могут быть использованы другие оценочные средства)

Таблица 2

Код и наименование формируемой компетенции	Код и наименование индикатора достижения формируемой компетенции	Этапы формирования компетенции					
		Этап текущих аттестаций				Этап промежуточной аттестации	
		1-5 неделя	6-12 неделя	13-17 неделя	1-8неделя		8-9 неделя
		Текущая аттестация №1	Текущая аттестация №2	Текущая аттестация №3	СРС	КР/КП	Промежуточная аттестация
1		2			5	6	7
ПК-6	ПК-6.1.1 Знает методы и формы принятия проектных решений ПК-6.2.1 Умеет обосновывать принимаемые проектные решения, осуществлять постановку и выполнять эксперименты по проверке их корректности и эффективности ПК-6.3.1 Владеет навыками постановки и выполнения экспериментов по проверке их корректности и эффективности	Контрольная работа  Защита лабораторных работ	-	-	26		Тесты 1-10 Вопросы для контроля остаточных знаний.
ПК 16	ПК-16.1.1 Знает методы разработки компонент программно-аппаратных комплексов и баз данных, используя современные	Контрольная работа			25		Тесты 11-20

	инструментальные средства и технологии программирования ПК-16.2.1 Умеет разрабатывать компоненты программно-аппаратных комплексов и баз данных, используя современные инструментальные средства и технологии программирования ПК-16.3.1 Владеет навыками разработки компонент программно-аппаратных комплексов и баз данных, используя современные инструментальные средства и технологии программирования	Защита лабораторных работ					
ПК-17	ПК-17.1.1 Знает методы сопряжения аппаратных и программных средств в составе информационных и автоматизированных систем ПК-17.2.1 Умеет сопрягать аппаратные и программные средства в составе информационных и автоматизированных систем ПК-17.3.1 Владеет навыками сопряжения аппаратных и программных средств в составе информационных и автоматизированных систем	Контрольная работа  Защита лабораторных работ			25		Тесты 21-40 Вопросы к зачету

СРС – самостоятельная работа студентов;  
 КР – курсовая работа;  
 КП – курсовой проект.

## 2.2. Показатели уровней сформированности компетенций на этапах их формирования, описание шкал оценивания

### 2.2.1. Показатели уровней сформированности компетенций на этапах их формирования

Результатом освоения дисциплины «Схемотехника ЭВМ и систем» является установление одного из уровней сформированности компетенций: высокий, повышенный, базовый, низкий.

Таблица 3

Уровень	Универсальные компетенции	Общепрофессиональные/ профессиональные компетенции
Высокий (оценка «отлично», «зачтено»)	Сформированы четкие системные знания и представления по дисциплине. Ответы на вопросы оценочных средств полные и верные. Даны развернутые ответы на дополнительные вопросы. Обучающимся продемонстрирован высокий уровень освоения компетенции	Обучающимся усвоена взаимосвязь основных понятий дисциплины, в том числе для решения профессиональных задач. Ответы на вопросы оценочных средств самостоятельны, исчерпывающие, содержание вопроса/задания оценочного средства раскрыто полно, профессионально, грамотно. Даны ответы на дополнительные вопросы. Обучающимся продемонстрирован высокий уровень освоения компетенции
Повышенный (оценка «хорошо», «зачтено»)	Знания и представления по дисциплине сформированы на повышенном уровне. В ответах на вопросы/задания оценочных средств изложено понимание вопроса, дано достаточно подробное описание ответа, приведены и раскрыты в тезисной форме основные понятия. Ответ отражает полное знание материала, а также наличие, с незначительными пробелами, умений и навыков по изучаемой дисциплине. Допустимы единичные негрубые ошибки. Обучающимся продемонстрирован повышенный уровень освоения компетенции	Сформированы в целом системные знания и представления по дисциплине. Ответы на вопросы оценочных средств полные, грамотные. Продemonстрирован повышенный уровень владения практическими умениями и навыками. Допустимы единичные негрубые ошибки по ходу ответа, в применении умений и навыков
Базовый (оценка «удовлетворительно»,	Ответ отражает теоретические знания основного материала дисциплины в объеме,	Обучающийся владеет знаниями основного материала на базовом уровне.

Уровень	Универсальные компетенции	Общепрофессиональные/ профессиональные компетенции
«зачтено»)	необходимом для дальнейшего освоения ОПОП. Обучающийся допускает неточности в ответе, но обладает необходимыми знаниями для их устранения. Обучающимся продемонстрирован базовый уровень освоения компетенции	Ответы на вопросы оценочных средств неполные, допущены существенные ошибки. Продемонстрирован базовый уровень владения практическими умениями и навыками, соответствующий минимально необходимому уровню для решения профессиональных задач
Низкий (оценка «неудовлетворительно», «не зачтено»)	Демонстрирует полное отсутствие теоретических знаний материала дисциплины, отсутствие практических умений и навыков	

Показатели уровней сформированности компетенций могут быть изменены, дополнены и адаптированы к конкретной рабочей программе дисциплины.

## 2.2.2. Описание шкал оценивания

В ФГБОУ ВО «ДГТУ» внедрена модульно-рейтинговая система оценки учебной деятельности студентов. В соответствии с этой системой применяются пятибалльная, двадцатибалльная и стобальная шкалы знаний, умений, навыков.

Шкалы оценивания			Критерии оценивания
пятибалльная	двадцатибалльная	стобальная	
«Отлично» - 5 баллов	«Отлично» - 18-20 баллов	«Отлично» - 85 – 100 баллов	Показывает высокий уровень сформированности компетенций, т.е.: <ul style="list-style-type: none"> <li>- продемонстрирует глубокое и прочное усвоение материала;</li> <li>- исчерпывающе, четко, последовательно, грамотно и логически стройно излагает теоретический материал;</li> <li>- правильно формирует определения;</li> <li>- демонстрирует умения самостоятельной работы с нормативно-правовой литературой;</li> <li>- умеет делать выводы по излагаемому материалу.</li> </ul>
«Хорошо» - 4 баллов	«Хорошо» - 15 - 17 баллов	«Хорошо» - 70 - 84 баллов	Показывает достаточный уровень сформированности компетенций, т.е.: <ul style="list-style-type: none"> <li>- демонстрирует достаточно полное знание материала, основных теоретических положений;</li> <li>- достаточно последовательно, грамотно логически стройно излагает материал;</li> <li>- демонстрирует умения ориентироваться в нормальной литературе;</li> <li>- умеет делать достаточно обоснованные выводы по излагаемому материалу.</li> </ul>
«Удовлетворительно» - 3 баллов	«Удовлетворительно» - 12 - 14 баллов	«Удовлетворительно» - 56 – 69 баллов	Показывает пороговый уровень сформированности компетенций, т.е.: <ul style="list-style-type: none"> <li>- демонстрирует общее знание изучаемого материала;</li> <li>- испытывает серьезные затруднения при ответах на дополнительные вопросы;</li> <li>- знает основную рекомендуемую литературу;</li> <li>- умеет строить ответ в соответствии со структурой излагаемого материала.</li> </ul>
«Неудовлетворительно» - 2 баллов	«Неудовлетворительно» - 1-11 баллов	«Неудовлетворительно» - 1-55 баллов	Ставится в случае: <ul style="list-style-type: none"> <li>- незнания значительной части программного материала;</li> <li>- не владения понятийным аппаратом дисциплины;</li> <li>- допущения существенных ошибок при изложении учебного материала;</li> <li>- неумение строить ответ в соответствии со структурой излагаемого вопроса;</li> <li>- неумение делать выводы по излагаемому материалу.</li> </ul>

### **3. Типовые контрольные задания, иные материалы и методические рекомендации, необходимые для оценки сформированности компетенций в процессе освоения ОПОП**

#### **3.1. Задания и вопросы для входного контроля**

*(указываются примеры типовых заданий и вопросы с указанием цели, решаемых задач, методические рекомендации, критерии оценивания)*

#### **3.2. Оценочные средства и критерии сформированности компетенций**

*Критерии оценки уровня сформированности компетенций приводятся для каждого из используемых оценочных средств, указанных в разделе 2 фонда оценочных средств.*

#### **Контрольная работа для проведения аттестации Комплект заданий для контрольной работы**

- Время выполнения 90 мин.
- Количество вариантов контрольной работы - 4.
- Количество заданий в каждом варианте контрольной работы - 3.
- Форма работы – самостоятельная, индивидуальная.

##### Вариант 1

1. Этапы развития ЭВМ, Основные структуры ЭВМ
2. Системы счисления. Двоичная арифметика.
3. Базовые элементы построения ЭВМ и способы их описания

##### Вариант 2

1. Триггера, принцип работы, назначения триггеров.
2. Счетчики импульсов, временные диаграммы их работы, классификация счетчиков
3. Делители частоты на счетчиках и временные диаграммы их работы

##### Вариант 3

1. Регистры и их классификация.
2. Принцип работы последовательного действия
3. Использование последовательного регистра в качестве преобразователя параллельного кода в последовательный

##### Вариант 4

1. Комбинационные схемы. Сумматоры. Синтез сумматора
2. Дешифратор, назначения, Пример синтеза дешифратора
3. АЛУ и их назначения. Основные блоки АЛУ

Критерии оценки уровня сформированности компетенций при проведении контрольной работы:

- оценка «отлично»: продемонстрировано грамотное последовательное решение задач (заданий) при правильно выбранном алгоритме. Даны верные ответы на все вопросы и условия задач (заданий). При необходимости сделаны пояснения и выводы

(содержательные, достаточно полные, правильные, учитывающие специфику проблемной ситуации в задаче или с незначительными ошибками);

- оценка «хорошо»: грамотное последовательное решение задач (заданий) при правильно выбранном алгоритме. Однако, ответы на вопросы и условия задач (заданий) содержат незначительные ошибки. Пояснения и выводы отсутствуют или даны неверно;

- оценка «удовлетворительно»: обучающийся ориентируется в материале, но применяет его неверно, выбирает неправильный алгоритм решения задач (неверные исходные данные, неверная последовательность решения и др. ошибки), допускает вычислительные ошибки. Пояснения и выводы отсутствуют или даны неверно;

- оценка «неудовлетворительно»: обучающийся слабо ориентируется в материале, выбирает неправильный алгоритм решения, допускает значительное количество вычислительных ошибок. Пояснения и выводы отсутствуют.

## **6.2 Вопросы к контрольным работам**

### ***Входная контрольная работа.***

1. Приведите таблицы истинности двухвходовых логических элементов: "И", "ИЛИ", "ИСКЛЮЧАЮЩЕЕ ИЛИ".
2. Как классифицируются языки программирования?
3. Какие системы счисления находят применение в вычислительной технике и почему?
4. Системы счисления, применяемые в ЭВМ, и их характеристика. Формы представления чисел и алфавитной информации в ЭВМ.
5. Системы кодирования информации на машинных носителях.
6. Основные сведения о кодировании информации и о носителях информации.
7. Машинные коды прямой, обратный и дополнительный.
8. Состав, структура и характеристики современного персонального компьютера (ПК).
9. Классификация языков программирования современных ПК.
10. Графические системы и пакеты, применяемые в современных ПК и рабочих станциях.
11. Операционные системы и оболочки современных ПК.

### **Аттестационная контрольная работа № 1**

1. Этапы развития ЭВМ. Схемотехника и поколения ЭВМ. Классификация элементов и типовых функциональных узлов ЭВМ. Системы элементов ЭВМ. Основные требования к системам элементов.
2. Соглашения положительной и отрицательной логики. Статические и динамические параметры и характеристики элементов ЭВМ.
3. Условные графические обозначения элементов и узлов ЭВМ на функциональных и принципиальных электрических схемах согласно ГОСТ
4. Интегральная схемотехника. Интегральные схемы (ИС) общего назначения, заказные и полужаказные ИС. Базовые матричные кристаллы (БМК) и программируемые логические интегральные схемы (ПЛИС).



5. Типовые фрагменты элементов ВМ Совершенствование базовых логических элементов и функциональный состав элементов транзисторно-транзисторной логики с диодами и транзисторами Шоттки (ТТЛШ).
6. Основные статические и динамические параметры и характеристики базовых элементов серий ИС ТТЛШ.
7. Сравнительная оценка элементов ТТЛШ по быстродействию, помехоустойчивости, нагрузочной способности, функциональному составу, потребляемой мощности.
8. Особенности применения ИС ТТЛШ. Базовые элементы на комплементарных МДП-транзисторах (КМДП-логика) с буферными каскадами. Основные статические и динамические параметры базовых элементов. Двухнаправленные ключи.
9. Совместимость ИС КМДП-логики и ТТЛШ. Основные серии ИС КМДП-логики.
- 10.** Функциональный состав элементов серий ИС, особенности применения.
11. Сверхбыстродействующие ИС эмиттерно-связанной (ЭСЛ) и истоково-связанной логики на полевых транзисторах с управляющим затвором Шоттки (ПТШЛ) на основе арсенида галлия. Основные статические и динамические параметры базовых элементов серий ИС ЭСЛ и ПТШЛ.
12. Особенности применения ИС ЭСЛ и ПТШЛ.
- 13.** Специальные и вспомогательные элементы ЭВМ.
14. Типы выходных каскадов ИС.
15. Логические элементы с открытым коллектором (стоком), открытым эмиттером, с тремя состояниями выхода.
16. Монтажная логика. Драйверы, шинные формирователи, двухнаправленные формирователи. Преобразователи уровней.
17. Пороговые и мажоритарные элементы.
- 18.** Элементы индикации (контроля).
19. Генераторы, одновибраторы.
20. Опто-электронные элементы.
21. Сравнительная оценка систем элементов по основным параметрам: быстродействию, потребляемой мощности, функциональному составу, надежности, стоимости.
22. Перспективы развития элементной базы ЭВМ.

### **Аттестационная контрольная работа № 2**

1. Структурная схема триггера, классификация триггеров.
2. Статические и динамические параметры.
3. Триггер как элементарный цифровой автомат.
4. Способы описания триггеров.
5. Таблицы и функции переходов и выходов.
6. Асинхронные и синхронные триггеры RS -, JK-, T-, TV, D- и DV-типов.
7. Методика структурного синтеза асинхронных и синхронных триггеров.
8. Синхронные триггеры со статическим и динамическим управлением записью.
9. Синхронные триггеры с двухступенчатым запоминанием информации.
10. Взаимное преобразование типов триггеров.
11. Построение синхронного JK-триггера на основе синхронного D-триггера.
12. Асинхронные входы триггеров.

13. Триггеры серий ИС ТТЛШ, ЭСЛ и КМДП-логики.
14. Классификация функциональных узлов ЭВМ комбинационного типа.
15. Способы реализации функциональных узлов.
16. Переходные процессы в комбинационных схемах.
17. Способы исключения ложных выходных сигналов комбинационных схем.
18. Дешифраторы.
19. Строблируемые и нестроблируемые дешифраторы.
20. Дешифраторы-демультиплексоры.
21. Способы наращивания числа входов/выходов дешифратора.
22. Реализация логических функций на основе дешифраторов.
23. Дешифраторы серий ИС ТТЛШ, ЭСЛ, КМДП-логики.
24. Шифраторы.
25. Назначение, принцип действия.
26. Приоритетные шифраторы.
27. Методика синтеза шифраторов.
28. Наращивание числа входов шифраторов.
29. ИС шифратора.

### **Аттестационная контрольная работа № 3**

1. Мультиплексоры. Синтез мультиплексоров. Способы увеличения размерности мультиплексора.
2. Способы реализации произвольных логических функций на основе мультиплексоров. Комбинационные сдвигатели на мультиплексорах. Мультиплексоры серий ИС ТТЛШ, ЭСЛ, КМДП-логики
3. Преобразователи код-код. Преобразователи прямого кода в обратный и дополнительный и обратно. Преобразователи двоично-десятичных кодов.
4. Преобразователи двоичного кода целых чисел и правильных дробей в двоично-десятичный и обратно. Преобразователи простого двоичного кода в двоичный код Грея и обратно. Преобразователи кодов для управления световыми индикаторами.
5. Преобразователи кодов серий ИС. Функциональные узлы контроля. Узлы свертки кодов по четности/нечетности. Контроль по четности.
6. Контроль по коду Хэмминга.
7. Сумматоры. Классификация сумматоров. Синтез и основные схемы одноразрядных комбинационных сумматоров. Многоразрядные сумматоры.
8. Принципы построения. Способы увеличения быстродействия параллельных сумматоров. Десятичный сумматор. Сумматор последовательного действия.
9. Инкременторы и декременторы. Сумматоры серий Матричные умножители.
10. Алгоритмы и схемы матричных умножителей.
11. Схемы равнозначности слов. Цифровые компараторы. Принципы построения. Способы увеличения разрядности компараторов.
12. Компараторы ИС ТТЛШ, ЭСЛ и КМДП-логики. ИС ТТЛШ, ЭСЛ и КМДП-логики.
13. Регистры. Назначение и классификация регистров. Параллельные регистры со статическим и динамическим управлением записью. Последовательные

- регистры (регистры сдвига). Реверсивные регистры сдвига. Параллельно-последовательные регистры. Синтез универсальных регистров.
14. Способы считывания информации из регистров. Выполнение поразрядных логических операций в регистрах. Регистры серий ИС ТТЛ, ЭСЛ, КМДП-логики.
  15. Счетчики. Назначение, классификация. Основные параметры счетчиков.
  16. Асинхронные счетчики с последовательным, сквозным и параллельным переносом. Построение “безвентильных” счетчиков. Синхронные счетчики.
  17. Методика синтеза синхронных счетчиков. Реверсивные счетчики.
  18. Счетчики с произвольным модулем счета. Нарращивание разрядности синхронных счетчиков. Оценка параметров быстродействия. Счетчики серий ИС ТТЛШ, ЭСЛ, КМДП-логики. Описание функционирования регистров и счетчиков на языке VHDL
  19. Синхронный и асинхронный принципы организации взаимодействия узлов и устройств ЭВМ. Гонки. Риски сбоя в комбинационных и последовательностных схемах. Основные параметры системы синхронизации. Однофазная, двухфазная и многофазная системы синхронизации.
  20. Запоминающие элементы оперативных и постоянных запоминающих устройств на биполярных и МДП- транзисторах.
  21. Арифметико-логические устройства (АЛУ). Принцип построения АЛУ ИС ТТЛШ, ЭСЛ и КМДП-логики.
  22. Описание функционирования основных узлов комбинационного типа на языке VHDL.
  23. Программируемые интегральные схемы. Логические матрицы (ПЛИМ). Программируемая матричная логика (ПМЛ). Базовые матричные кристаллы (БМК). Программируемые логические интегральные схемы (ПЛИС). Принципы организации программируемых схем. Задачи анализа электронных схем комбинационного и накапливающего типов. Программы анализа схем на ЭВМ.
  24. Методы аналого-цифрового и цифро-аналогового преобразования.
  25. Основные статические и динамические параметры преобразований.
  26. Погрешности преобразований.

### **Контрольные вопросы к экзаменам**

1. **Этапы** развития ЭВМ. Схемотехника и поколения ЭВМ. Классификация элементов и типовых функциональных узлов ЭВМ. Системы элементов ЭВМ. Основные требования к системам элементов.
2. Соглашения положительной и отрицательной логики. Статические и динамические параметры и характеристики элементов ЭВМ.
3. Условные графические обозначения элементов и узлов ЭВМ на функциональных и принципиальных электрических схемах согласно ГОСТ

4. Интегральная схемотехника. Интегральные схемы (ИС) общего назначения, заказные и полузаказные ИС. Базовые матричные кристаллы (БМК) и программируемые логические интегральные схемы (ПЛИС).
5. Типовые фрагменты элементов ВМ Совершенствование базовых логических элементов и функциональный состав элементов транзисторно-транзисторной логики с диодами и транзисторами Шоттки (ТТЛШ).
6. Основные статические и динамические параметры и характеристики базовых элементов серий ИС ТТЛШ.
7. Сравнительная оценка элементов ТТЛШ по быстродействию, помехоустойчивости, нагрузочной способности, функциональному составу, потребляемой мощности.
8. Особенности применения ИС ТТЛШ. Базовые элементы на комплементарных МДП-транзисторах (КМДП-логика) с буферными каскадами. Основные статические и динамические параметры базовых элементов. Двухнаправленные ключи.
9. Совместимость ИС КМДП-логики и ТТЛШ. Основные серии ИС КМДП-логики.
- 10.** Функциональный состав элементов серий ИС, особенности применения.
11. Сверхбыстродействующие ИС эмиттерно-связанной (ЭСЛ) и истоко-связанной логики на полевых транзисторах с управляющим затвором Шоттки (ПТШЛ) на основе арсенида галлия. Основные статические и динамические параметры базовых элементов серий ИС ЭСЛ и ПТШЛ.
12. Особенности применения ИС ЭСЛ и ПТШЛ.
- 13.** Специальные и вспомогательные элементы ЭВМ.
14. Типы выходных каскадов ИС.
15. Логические элементы с открытым коллектором (стоком), открытым эмиттером, с тремя состояниями выхода.
16. Монтажная логика. Драйверы, шинные формирователи, двухнаправленные формирователи. Преобразователи уровней.
17. Пороговые и мажоритарные элементы.
- 18.** Элементы индикации (контроля).
19. Генераторы, одновибраторы.
20. Опто-электронные элементы.
21. Сравнительная оценка систем элементов по основным параметрам: быстродействию, потребляемой мощности, функциональному составу, надежности, стоимости.
22. Перспективы развития элементной базы ЭВМ.
23. Структурная схема триггера, классификация триггеров.
24. Статические и динамические параметры.
25. Триггер как элементарный цифровой автомат.
26. Способы описания триггеров.
27. Таблицы и функции переходов и выходов.
28. Асинхронные и синхронные триггеры RS -, JK-, T-, TV, D- и DV-типов.
29. Методика структурного синтеза асинхронных и синхронных триггеров.
30. Синхронные триггеры со статическим и динамическим управлением записью.

31. Синхронные триггеры с двухступенчатым запоминанием информации.
32. Взаимное преобразование типов триггеров.
33. Построение синхронного JK-триггера на основе синхронного D-триггера.
34. Асинхронные входы триггеров.
35. Триггеры серий ИС ТТЛШ, ЭСЛ и КМДП-логики.
36. Классификация функциональных узлов ЭВМ комбинационного типа.
37. Способы реализации функциональных узлов.
38. Переходные процессы в комбинационных схемах.
39. Способы исключения ложных выходных сигналов комбинационных схем.
40. Дешифраторы.
41. Строблируемые и нестроблируемые дешифраторы.
42. Дешифраторы-демультиплексоры.
43. Способы наращивания числа входов/выходов дешифратора.
44. Реализация логических функций на основе дешифраторов.
45. Дешифраторы серий ИС ТТЛШ, ЭСЛ, КМДП-логики.
46. Шифраторы.
47. Назначение, принцип действия.
48. Приоритетные шифраторы.
49. Методика синтеза шифраторов.
50. Наращивание числа входов шифраторов.
51. ИС шифратора.
52. Мультиплексоры. Синтез мультиплексоров. Способы увеличения размерности мультиплексора.
53. Способы реализации произвольных логических функций на основе мультиплексоров. Комбинационные сдвигатели на мультиплексорах. Мультиплексоры серий ИС ТТЛШ, ЭСЛ, КМДП-логики
54. Преобразователи код-код. Преобразователи прямого кода в обратный и дополнительный и обратно. Преобразователи двоично-десятичных кодов.
55. Преобразователи двоичного кода целых чисел и правильных дробей в двоично-десятичный и обратно. Преобразователи простого двоичного кода в двоичный код Грея и обратно. Преобразователи кодов для управления световыми индикаторами.
56. Преобразователи кодов серий ИС. Функциональные узлы контроля. Узлы свертки кодов по четности/нечетности. Контроль по четности.
57. Контроль по коду Хэмминга.
58. Сумматоры. Классификация сумматоров. Синтез и основные схемы одноразрядных комбинационных сумматоров. Многоразрядные сумматоры.
59. Принципы построения. Способы увеличения быстродействия параллельных сумматоров. Десятичный сумматор. Сумматор последовательного действия.
60. Инкременторы и декременторы. Сумматоры серий Матричные умножители.
61. Алгоритмы и схемы матричных умножителей.
62. Схемы равнозначности слов. Цифровые компараторы. Принципы построения. Способы увеличения разрядности компараторов.
63. Компараторы ИС ТТЛШ, ЭСЛ и КМДП-логики. ИС ТТЛШ, ЭСЛ и КМДП-логики.

64. Регистры. Назначение и классификация регистров. Параллельные регистры со статическим и динамическим управлением записью. Последовательные регистры (регистры сдвига). Реверсивные регистры сдвига. Параллельно-последовательные регистры. Синтез универсальных регистров.
65. Способы считывания информации из регистров. Выполнение поразрядных логических операций в регистрах. Регистры серий ИС ТТЛ, ЭСЛ, КМДП-логики.
66. Счетчики. Назначение, классификация. Основные параметры счетчиков.
67. Асинхронные счетчики с последовательным, сквозным и параллельным переносом. Построение “безвентильных” счетчиков. Синхронные счетчики.
68. Методика синтеза синхронных счетчиков. Реверсивные счетчики.
69. Счетчики с произвольным модулем счета. Нарращивание разрядности синхронных счетчиков. Оценка параметров быстродействия. Счетчики серий ИС ТТЛШ, ЭСЛ, КМДП-логики. Описание функционирования регистров и счетчиков на языке VHDL
70. Синхронный и асинхронный принципы организации взаимодействия узлов и устройств ЭВМ. Гонки. Риски сбоя в комбинационных и последовательностных схемах. Основные параметры системы синхронизации. Однофазная, двухфазная и многофазная системы синхронизации.
71. Запоминающие элементы оперативных и постоянных запоминающих устройств на биполярных и МДП- транзисторах.
72. Арифметико-логические устройства (АЛУ). Принцип построения АЛУ ИС ТТЛШ, ЭСЛ и КМДП-логики.
73. Описание функционирования основных узлов комбинационного типа на языке VHDL.
74. Программируемые интегральные схемы. Логические матрицы (ПЛМ). Программируемая матричная логика (ПМЛ). Базовые матричные кристаллы (БМК). Программируемые логические интегральные схемы (ПЛИС). Принципы организации программируемых схем. Задачи анализа электронных схем комбинационного и накапливающего типов. Программы анализа схем на ЭВМ.
75. Методы аналого-цифрового и цифро-аналогового преобразования.
76. Основные статические и динамические параметры преобразований.
77. Погрешности преобразований.

Критерии оценки уровня сформированности компетенций по результатам проведения зачета:

- оценка «зачтено»: обучающийся демонстрирует всестороннее, систематическое и глубокое знание материала, свободно выполняет задания, предусмотренные программой дисциплины, усвоивший основную и дополнительную литературу. Обучающийся выполняет задания, предусмотренные программой дисциплины, на уровне не ниже базового;

- оценка «не зачтено»: обучающийся демонстрирует незнание материала, не выполняет задания, предусмотренные программой дисциплины. Обучающийся не выполняет задания, предусмотренные программой дисциплины, на уровне ниже базового.

Дальнейшее освоение ОПОП не возможно без дополнительного изучения материала и подготовки к зачету.

Критерии оценки уровня сформированности компетенций по результатам проведения дифференцированного зачёта (зачета с оценкой) / экзамена:

- оценка **«отлично»**: обучающийся дал полный, развернутый ответ на поставленный вопрос, проявил совокупность осознанных знаний об объекте, доказательно раскрыл основные положения темы. В ответе прослеживается четкая структура, логическая последовательность, отражающая сущность раскрываемых понятий, явлений. Обучающийся подкрепляет теоретический ответ практическими примерами. Ответ сформулирован научным языком, обоснована авторская позиция обучающегося. Могут быть допущены недочеты в определении понятий, исправленные студентом самостоятельно в процессе ответа или с помощью «наводящих» вопросов преподавателя. Обучающимся продемонстрирован высокий уровень владения компетенцией(-ями);

- оценка **«хорошо»**: обучающимся дан полный, развернутый ответ на поставленный вопрос, проявлено умение выделять существенные и несущественные признаки, причинно-следственные связи. Ответ четко структурирован, логичен, но есть недочеты в формулировании понятий, решении задач. При ответах на дополнительные вопросы допущены незначительные ошибки. Обучающимся продемонстрирован повышенный уровень владения компетенцией(-ями);

- оценка **«удовлетворительно»**: обучающимся дан неполный ответ на вопрос, логика и последовательность изложения имеют существенные нарушения. Допущены грубые ошибки при определении сущности раскрываемых понятий, явлений, нарушена логика ответа, не сделаны выводы. Речевое оформление требует коррекции. Обучающийся испытывает затруднение при ответе на дополнительные вопросы. Обучающимся продемонстрирован базовый уровень владения компетенцией(-ями);

- оценки **«неудовлетворительно»**: обучающийся испытывает значительные трудности в ответе на вопрос, допускает существенные ошибки, не владеет терминологией, не знает основных понятий, не может ответить на «наводящие» вопросы преподавателя. Обучающимся продемонстрирован низкий уровень владения компетенцией(-ями).

### Контрольные тесты по дисциплине Схемотехника ЭВМ и систем

1. "Однокристалльная микроЭВМ" является вторым названием для
  - a. цифрового процессора обработки сигналов
  - b. **+микроконтроллера**
  - c. транспьютера
  - d. микропроцессора
2. 4-разрядный двоично-десятичный счетчик в режиме прямого счета будет считать от 0 до
  - a. **+9999**
  - b. 15
  - c. 9
  - d. 999
3. D-триггер имеет входы
  - a. два информационных

b. +тактовый и один информационный

c. тактовый и два информационных

d. один информационный

**4. Автомат, который под действием входных импульсов переходит из одного состояния в другое, фиксируя тем самым число поступивших на его вход импульсов в том или ином коде, называется**

a. регистром

b. триггером

c. сумматором

d. +счетчиком

**5. В ЗУ типа E<sup>2</sup>PROM микросхемы программируются**

a. с помощью электрических сигналов

b. с помощью облучения кристалла ультрафиолетовыми лучами

c. устранением или созданием специальных перемычек

d. +с помощью шаблона на завершающем этапе технологического процесса

**6. В ЗУ типа EPROM микросхемы программируются**

a. с помощью шаблона на завершающем этапе технологического процесса

b. с помощью облучения кристалла ультрафиолетовыми лучами

c. устранением или созданием специальных перемычек

d. +с помощью электрических сигналов

**7. В любой момент времени у двоичного дешифратора с инверсными выходами:**

a. любой выход может принимать любое значение

b. все выходы одновременно равны либо нулю, либо единице

c. +только один выход занят единицей, а все остальные - нулевые

d. только один выход занят нулем, а все остальные – единичные

**8. В масочных ЗУ типа ROM(M) микросхемы программируются**

a. с помощью электрических сигналов

b. +с помощью шаблона на завершающем этапе технологического процесса

c. устранением или созданием специальных перемычек

d. с помощью облучения кристалла ультрафиолетовыми лучами

**9. В параллельных регистрах каждый из триггеров имеет независимый**

a. +информационный вход и информационный выход

b. информационный вход и тактовый вход

c. тактовый вход

d. информационный выход

**10. В сдвиговых регистрах вход каждого триггера**

a. соединен со входами всех остальных триггеров

b. +соединен с выходом предыдущего триггера

c. является независимым

d. соединен с выходом последующего триггера

**11. В синхронных счетчиках с асинхронным переносом ИЕ6 и ИЕ7 после параллельной записи информации в счетчик, счет**

a. осуществляется с шагом, равным числу, записанному в счетчик

b. +начинается от числа, записанного в счетчик

c. продолжается до числа, записанного в счетчик

d. ? останавливается и счетчик переходит в режим хранения

**12. В статическом ОЗУ основой запоминающего элемента является**

a. конденсатор

b. транзистор

c. диод

d. +триггер



**13. В схемах Флэш-памяти стирание информации осуществляется**

- a. только для отдельных слов
- b. для всей памяти одновременно или для достаточно больших блоков
- c. **+только для всей памяти одновременно**
- d. для всей памяти, блоков или отдельных слов

**14. В схеме формирователя импульсов на логических элементах в качестве элемента временной задержки используется RC-цепь для:**

- a. увеличения стабильности параметров при изменении температуры
- b. **+уменьшения габаритов при формировании импульсов большой длительности**
- c. увеличения помехоустойчивости устройства
- d. увеличения точности формирования импульсов

**15. В третье состояние элемент переводится:**

- a. **+ специальным управляющим сигналом**
- b. подачей 0 на любой из входов
- c. подачей 1 на любой из входов
- d. подачей недопустимой комбинации на входы

**16. Вес комбинации - это:**

- a. разрядность комбинации
- b. число нулей в комбинации
- c. **+число единиц в комбинации**
- d. вес старшего разряда комбинации

**17. Выходы с третьим состоянием соединять параллельно:**

- a. **+можно при условии, что в любой момент времени активным может быть только один из них**
- b. нельзя
- c. можно без ограничений
- d. можно при условии, что в любой момент времени в третьем состоянии может быть только один из них

**18. Генератор выдает один импульс с поступлением запускающего сигнала в режиме:**

- a. **+ ждущем**
- b. автоколебательном
- c. синхронизации
- d. деления частоты

**19. Главная задача при проектировании клавиатуры состоит в**

- a. **+ минимизации аппаратных затрат и обеспечении надежного срабатывания**
- b. минимизации аппаратных затрат и достижении наибольшего быстродействия
- c. достижении наименьшей потребляемой мощности
- d. достижении наибольшего быстродействия и обеспечении надежного срабатывания

**20. Главное применение регистров сдвига состоит в**

- a. **+преобразовании параллельного кода в последовательный и наоборот**
- b. хранении требуемого кода в течение нужного времени
- c. синхронизации сигналов

**21. Двоичные дешифраторы - это устройства, которые:**

- a. вырабатывают номер старшего из имеющихся на входах запросов в виде кода "1 из N"
- b. вырабатывают двоичный номер старшего из имеющихся на входах запросов
- c. преобразуют код "1 из N" в двоичный
- d. **+преобразуют двоичный код в код "1 из N"**

**22. Двоичный счетчик считает от 0 до (N - число разрядов выходного кода счетчика)**

- a. **+ $2^N-1$**

- b.  $N-1$
- c.  $2^N$
- d.  $N$

**23. Диапазон адресов, к которым может обращаться процессор (т. е. емкость АП) связан с разрядностью шины адреса  $m$  соотношением**

- a.  $m^2$
- b.  $+2^m$
- c.  $2m$
- d.  $\log_2 m$

**24. Длительность импульса, формируемого одновибратором, определяется:**

- a. величиной входного напряжения
- b. **+ внешними резисторами и конденсаторами**
- c. величиной напряжения питания микросхемы
- d. внутренними параметрами устройства

**25. Длительность паузы между синхроимпульсами должна быть достаточной для**

- a. +прохождения сигнала по самому длинному пути в КЦ
- b. прохождения сигнала по самому короткому пути в КЦ плюс время предустановки триггера
- c. для надежной записи информации в триггер
- d. прохождения сигнала по самому длинному пути в КЦ плюс время предустановки триггера

**26. Для RS-триггера комбинация  $S=0, R=0$**

- a. **+является запрещенной**
- b. не изменяет состояния триггера
- c. переключает триггер в состояние 1
- d. переключает триггер в состояние 0

**27. Для RS-триггера комбинация  $S=1, R=0$**

- a. переключает триггер в состояние 1
- b. не изменяет состояния триггера
- c. является запрещенной
- d. **+переключает триггер в состояние 0**

**28. Для RS-триггера является запрещенным сочетание**

- a.  $S=1, R=0$
- b. **+ $S=0, R=0$**
- c.  $S=1, R=1$
- d.  $S=0, R=1$

**29. Для архитектуры типа CISC характерно использование**

- a. оптимизирующих компиляторов, реализующих задержанный переход и алгоритм раскрашивания графов при распределении регистров
- b. механизма виртуальных регистровых окон для снижения зависимости по данным
- c. **+широкого набора команд с развитой системой адресации**
- d. алгоритмической ориентации на конвейерные структуры с большим числом уровней

**30. Для борьбы с электромагнитными наводками используется:**

- a. **+экранирование устройства**
- b. **+фильтрация напряжений питания**
- c. **+запрещение параллельного расположения близких и длинных сигнальных линий**
- d. **+применение коаксиальных кабелей, витых пар**

**31. Для выполнения операций записи на микросхемы ЗУ прежде всего подается(ются)**

- a. +адрес
- b. входные данные
- c. сигнал разрешения работы микросхемы CS
- d. строб чтения/записи R/W

**32. Для микропроцессора по сравнению с микроЭВМ универсального назначения характерно**

- a. +широкий набор команд с развитой системой адресации
- b. малый объем памяти и менее разнообразный состав внешних устройств
- c. развитая система ввода-вывода
- d. алгоритмическая ориентация на конвейерные структуры с большим числом уровней

**33. Для обеспечения энергонезависимости памяти к микросхеме подключается**

- a. регистр сдвига
- b. тактовый генератор
- c. +дополнительный источник питания
- d. конденсатор большой емкости

**34. Для увеличения количества разрядов данных ПЗУ необходимо**

- a. к адресным входам микросхем подключить выходы дешифратора
- b. информационные выходы микросхем подключить к мультиплексору
- c. объединить информационные выходы нескольких микросхем
- d. +объединить одноименные адресные входы нескольких микросхем

**35. Для улучшения "качества земли":**

- a. +между линиями напряжения питания микросхемы и "землей" включают конденсаторы
- b. +используют экранирование устройства
- c. +шины "земли" делаются утолщенными
- d. +запрещают параллельное расположение близких и длинных сигнальных линий

**36. Если  $n$  - разрядность адреса, то число хранимых ЗУ слов равно**

- a.  $+2^n$
- b.  $2n$
- c.  $n$
- d.  $\log_2 n$

**37. Из перечисленного каждая логическая микросхема обязательно имеет выходы для: 1) сигнала перевода в третье состояние 2) питания 3) выходных сигналов 4) синхронизации**

- a. 1, 3
- b. 3, 4
- c. +2, 3
- d. 1, 2

**38. Из перечисленного основными операциями, лежащими в основе алгебры логики, являются: 1) сдвиг 2) сложение по модулю два 3) инверсия 4) дизъюнкция**

- a. 1, 3
- b. +3, 4
- c. 1, 4
- d. 2, 3

**39. Из перечисленного отличительными особенностями ЦПОС являются 1) развитая система ввода-вывода 2) в основе АЛУ лежит умножитель-аккумулятор 3) широкий набор команд с развитой системой адресации 4) алгоритмическая ориентация на конвейерные структуры с большим числом уровней**

- a. +1, 2
- b. 2, 4
- c. 1, 4
- d. 1, 3